

メモリスタを含む電気回路の動作解析アルゴリズムの設計

——RLCM回路の解析——

Design of an Algorithm for Analyzing the Behavior of the Electrical Circuits which include Memristors ——Analysis of RLCM Circuits ——

大槻 正伸・國分 啓徳*・渡辺 秀行**

福島工業高等専門学校電気工学科

*福島工業高等専門学校専攻科機械・電気システム工学専攻

**豊橋技術科学大学電気電子工学課程

Masanobu Ohtsuki, Hironori Kokubun*, Hideyuki Watanabe**

Fukushima National College of Technology, Department of Electrical Engineering

*Fukushima National College of Technology, Advanced Course in MESE

*Toyohashi University of Technology, Department of Electrical and Electronical Engineering

(2010年9月13日受理)

A memristor is said to be the 4-th fundamental passive circuit element which follows R(Resistor), C(Capacitor), and L(Inductor), and in 1971 it was pointed out by L.O.Chua that such elements would exist.

No one has known whether such elements really exist or not, until May 2008 scientists at Hewlett-Packard Laboratories published a paper in Nature announcing that memristors really exist in nano-scale systems.

In this paper we construct a computer program which analyzes the behavior of circuits which consist of R,L,C, and M(Memristor), that is, it calculates and draws the graph of the current $i(t)$ when any given voltage $v(t)$ is applied across the circuit.

Key words: memristor, electrical circuits, circuit simulation

1. はじめに

1.1 一般的なメモリスタ

「メモリスタ (memristor)」は Leon Chua がその存在を、R,L,C に続く第4の電気回路の基本素子 Mとして1971年に予言したが⁴⁾その後実際に存在するかどうかは分からなかったものである。

しかし2008年に、ヒューレットパッカード社の研究者 Stanley Williamsらが、ナノメートルスケールのシステムで実際にメモリスタを構成し、それが現実に存在することを示した^{1) 2) 3)}。また、パナソニック社の研究者らは、ヒューレットパッカード社とは全く異なるアプローチでメモリスタを実現した⁵⁾。

現在ではメモリスタを、高集積度不揮発性メモリ等の実現に応用する試み、メモリスタをニューロン

の擬似装置として用いて、機械学習に応用する試み等について研究されはじめている⁷⁾。

文献(6)では、多数のメモリスタを任意に接続して構成される2端子の回路全体に、任意の電圧 $v(t)$ を加えたとき、回路に流れる電流 $i(t)$ を計算しグラフとして表示するコンピュータプログラムの構築がなされている。

本論文では、それをさらに一般化し、4つの基本的な回路素子 (R(抵抗), L(コイル), C(コンデンサ), M(メモリスタ)) が任意に接続されて構成される2端子の回路に任意の電圧 $v(t)$ を加えたとき、回路に流れる電流 $i(t)$ を計算しグラフとして表示するプログラムの構築を行う。

以下、まず一般的なメモリスタについて説明する。

メモリスタを特徴づけるのは次の方程式である。

$$\begin{cases} v(t) = R(\mathbf{w}, i(t)) i(t) & \text{————— (1)} \\ dw/dt = f(\mathbf{w}, i(t)) & \text{————— (2)} \end{cases}$$

ここで $v(t)$ はメモリスタにかかる電圧、 $i(t)$ はそれに流れる電流である。また \mathbf{w} は、メモリスタの内部状態を示すベクトルで $\mathbf{w} = [w_1(t), w_2(t), \dots, w_n(t)]$ である。

(1) (2) 式は一般的なメモリスタ (メモリスティブシステム) を表現したものであり、後ほど具体的に分かりやすいモデルを見ることとする。本論文で扱うメモリスタは、上記の一般的なものではなく、後に示す分かりやすいモデルのみとする。

さて、(1) (2) 式が述べることは、「メモリスタは、内部状態ベクトル \mathbf{w} があり、その内部状態と電流により時刻 t の瞬間の抵抗値が決まる ((1) 式)。そして内部状態の変化の様子は、内部状態と電流の関係 f による微分方程式で表現される ((2) 式)」ということである。

メモリスタの大きな特徴は「それまで素子を通らせた電流により抵抗値が変化すること」そして「電圧を加えるのを停止した後もその抵抗値を記憶している」ことである。

一般的にミクロの世界の材料 (ナノメートルスケールの材料) の論文で、奇妙な電氣的なふるまいをするものがいくつも報告されているが、その多くは、上記一般的なメモリスタの方程式で説明されるのではないかと考えられている¹⁾。

1.2 本論文で扱うメモリスタ

今回本論文で扱うメモリスタは、次に説明する分かりやすいモデルのものとする。

これは「Coupled variable-resistor model」とよばれヒューレットパッカード社の開発したメモリスタの数学モデルとされている¹⁾。

まずこのモデルでは、メモリスタは Doped 領域と Undoped 領域の2つの領域からなる、長さ D (一定) の素子であり、状態変数は Doped 領域の長さ $w(t)$ の1つである。Doped 領域の、長さ D あたりの抵抗値は R_{on} であり、Undoped 領域の D あたりの抵抗値

は R_{off} でありこれらが直列に接続された構造をもつ。状態変数、すなわち Doped 領域の長さ $w(t)$ は時間とともに変化する。

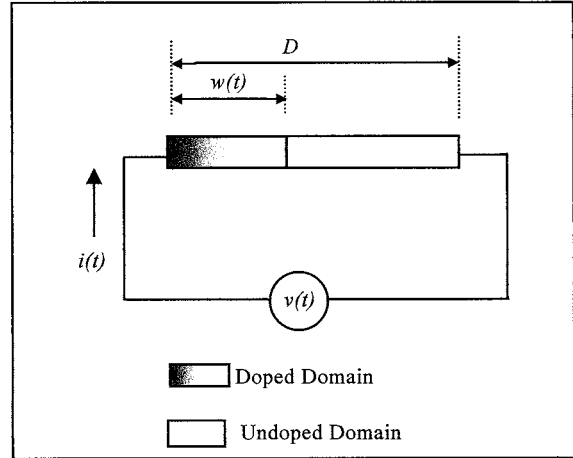


Fig.1 The coupled variable-resistor model

この素子の方程式は下記のとおりである。

$$v(t) = \left\{ \frac{w(t)}{D} R_{on} + \frac{D-w(t)}{D} R_{off} \right\} i(t) \quad \text{———— (3)}$$

$$\frac{dw(t)}{dt} = \mu_V \frac{R_{on}}{D} i(t) \quad \text{————— (4)}$$

ここで μ_V は、電子の移動度であり材料特有の定数となる。

(3) (4) は (1) (2) の特別な場合であり、Doped 領域の長さ $w(t)$ は電流値 $i(t)$ によりその「成長する速度」が決まる。また、電圧をかけることをやめた後もその抵抗値を保持し続ける。

このような素子は、電流が正方向 (Fig.1 で左から右に流れる方向) に流れれば、(4) より Doped 領域が大きくなり全体の抵抗は小さくなるし、また逆方向に電流が流れると $w(t)$ が小さくなるから素子全体の抵抗値は高くなる。

なお、 $w(t)$ は、 $0 \leq w(t) \leq D$ の間で変化し、 $w(t) = D$ (あるいは 0) になってもそれまでと同じ方向に電流が流れた場合、 $w(t)$ は D (あるいは 0) のまま一定となる。すなわち、 $w(t)$ が「飽和」したら、メモリスタの抵抗値は (今までと同じ方向に電流が流れていれば) 変化せず、ふつうの抵抗のような動作をする。

このような素子は、例えば抵抗値が (ある閾値よりも) 大きい状態を「1」、小さい状態を「0」

と対応づければ、不揮発性のメモリが構成できる。

実際に Williams らが開発したメモリスタの幅は 50[nm]程度ということである¹⁾から、高集積な不揮発性メモリ実現の可能性が期待されている。

さて、実際に文献 1)では、 $R_{off}/R_{on}=160$, $\mu_V=10^{-10}$ [cm²/sV]と報告されており、また 1 個のメモリスタの動作解析例が紹介されている。

本論文では、以降「基本的メモリスタ」あるいは単に「メモリスタ」といえば一般的な (1) (2)ではなく、この具体的な「Coupled variable-resistor model」であるものとして議論を進める。さて、このメモリスタ 1 素子について、 $v(t)$ の電圧を加えたときにこの素子に流れる電流 $i(t)$ については上記 (3) (4)の連立微分方程式を解くことによって解は得られている^{2) 6)}。しかし、複数個のメモリスタを複雑に接続した回路について同様の解析をすることは困難であるため、これを数値計算するアルゴリズムが必要となる。実際に文献 (6)でそのようなアルゴリズムが構成されている⁶⁾。

本論文では、この動作解析アルゴリズムを一般化し、R,L,C,Mを任意に直列、並列に接続して構成される 2 端子回路に、任意の電圧 $v(t)$ を加えたときに回路に流れる電流 $i(t)$ を数値的に解析するコンピュータプログラムを構築する。

ただし、以下では、(3) (4)式を今後扱いやすいように、次のように変形する。

$$v(t) = \{aw(t) + b\} i(t) \quad \text{--- (3')}$$

$$\frac{dw(t)}{dt} = ci(t) \quad \text{--- (4')}$$

ここで、 $a = \frac{R_{on} - R_{off}}{D}$, $b = R_{off}$, $c = \mu_V \frac{R_{on}}{D}$ である。

以下では、メモリスタに関しては、(3') (4')の形に限定して解析等を進めるが、一般性を失うものではない。

2. メモリスタを含む回路の解析プログラム

2.1 回路の記述

以下では、例として Fig.2 の回路を考え、その記述法、数値解析アルゴリズム等について述べるが、ここで構成する数値解析アルゴリズムはより一般

的な RLCM を含む回路に対して有効なものである。

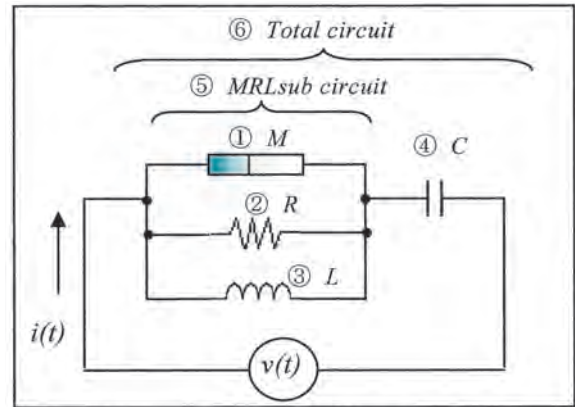


Fig.2 A circuit which includes a memristor

Fig.2の回路はTable1の表に示される構造体で表現される。実際には各列の要素の型が整数型、文字型、実数型が混在しているため構造体を用いるが、以降では2次元配列cs[*,*]ということにして説明する。

回路を2次元配列cs[*,*]で記述し、この配列および回路に加える任意の電圧 $v(t)$ を入力し、回路に流れる電流 $i(t)$ を数値解析により計算し出力するアルゴリズムを構成していく。

Table 1 Description of the circuit in Fig.2

※属性欄 「*」：直列接続 「+」：並列接続

番号	属性	素子定数				接続先	状態
①	M	a_1	b_1	c_1	D_1	5	$w_1(t)$
②	R	R_2	/	/	/	5	/
③	L	L_3	/	/	/	5	$s_3(t)$
④	C	C_4	/	/	/	6	$q_4(t)$
⑤	+	/	/	/	/	6	/
⑥	*	/	/	/	/	/	/
/	/	/	/	/	/	/	/

表の意味は次の通りである。

(1列目) 回路番号を示す (Fig.3の①②等の回路に対応している)。

(2列目) 属性を表す。

どのような素子なのか、あるいは、並列接続(+)で構成されるか、直列接続(*)で構成されるかを示す情報である。

(3~6列目) 素子の場合の定数の値を記憶しておく。
抵抗であれば何Ωか、コイルであれば何Hか、
コンデンサであれば何Fかを示す。

メモリスタの場合は1.2節で示した定数 a, b, c
(3')(4')式) およびメモリスタの長さDの値を
記憶する。

メモリスタ以外の素子ではcs[* ,3]の3列目の
み使用する。

(7列目) 接続先を示す。接続先とは、その素子あ
るいは部分回路がどの番号の部分回路を構成
しているかを示す。

それが並列に接続されて構成されるか、直列
に接続されて構成されるかは、(2列目)の属
性の情報で与えられる。

(8列目) 素子の状態を示す

状態とは、第k素子がLの場合は $s_k(t) =$

$$\int_0^t v_k(\tau) d\tau, C \text{ の場合は } q_k(t) = \int_0^t i_k(\tau) d\tau, \text{ メモリ}$$

スタの場合は $w(t)$ のこととする。ここで、 $v_k(t), i_k(t)$
は、それぞれ第k素子の電圧、電流である。

素子の状態は数値計算の途中で随時変化していく。

このデータ構造の意味について具体的に説明す
る。例えば、1行目を見てみる。回路番号①はFig.2
の①に対応しそれがcs[1,2]=Mの属性からメモリス
タであることが示されている。

そのメモリスタの特性を決める定数がcs[1,3]~
cs[1,6]に入っている。cs[1,7]=5は、このメモリス
タは⑤の部分回路を構成していることを示し、cs[1,8]
はメモリスタの状態 $w_1(t)$ を記憶しておく。

また4行目、5行目の情報から、 $C_4[F]$ のコンデン
サ④と、並列接続 (+) された部分回路⑤が⑥の回
路を構成していることが分かる。

⑤の並列接続で構成された部分回路が①のメモ
リスタ、②の抵抗、③のコイルから成ることは
cs[1,7], cs[2,7], cs[3,7]の情報から分かり、また⑥の
回路は直列接続により構成されることはcs[6,2]か
ら分かることになる。

なお配列の最終行番号 n (Table1では $n=6$) は、電
圧 $v(t)$ を加える全体の回路の番号を示している。

以上のような2次元配列で回路を表現すること
ができる。

2.2 数値解析アルゴリズムの全体

前記のように回路を記述した配列(状態につい
ては初期値を与えておくものとする)、および回路 n
に加える電圧 $v(t)$ ($v(t)$ は任意の関数)を入力とし、
回路に流れる電流 $i(t)$ を計算するアルゴリズムを次
のように構成した。

Algorithm 1 Algorithm for calculating $i(t)$

```

//***** i(t)の数値計算アルゴリズム *****
//入力 回路を記述した配列と状態の初期値,
//      電圧v(t)
//出力 電流i(t)のグラフ
begin
  dt 設定; //dtは微小時間, 例えばdt←0.001等
  for j← 0 to Timerange/dt do
    begin
      t←j*dt;
      方程式 (A) を構成(⇒2.3節);
      方程式 (A) をGauss-Jordan法で解く;
      (t, i(t)) をプロット;
      状態の更新 (⇒2.4節)
    end
  end.

```

ここで、方程式 (A) とは、次のような $(2n-1)$
元連立1次方程式のことである。方程式の意味は次
節の方程式(A)を構成するアルゴリズムでより明確
になるが、オームの法則、その他電気回路の基本的
な法則から自然に導かれるものである。

$$\begin{bmatrix} z_1 & 0 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 \\ 0 & R_2 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & -1 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & -1 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & -1 \\ 1 & 1 & 1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & -1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 & 0 \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \\ i_3 \\ i_4 \\ i_5 \\ i_6 \\ v_1 \\ v_2 \\ v_3 \\ v_4 \\ v_5 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ s_3(t)/L_3 \\ q_4(t)/C_4 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ v(t) \end{bmatrix}$$

Fig.3 Equation (A) (Matrix expression)

方程式 (A) で、 i_k は第 k 回路 (素子または部分回路) を流れる電流であり、 v_k は第 k 回路にかかる電圧である。この方程式を解けば、各時刻における各素子または部分回路の電流、電圧が求まる。

2.3 方程式 (A) を構成するためのアルゴリズム

上記方程式 (A) は次のアルゴリズムにより、配列 (Fig.2の回路の場合 Table1) から構成できる。

Algorithm2 Algorithm for constructing Equation(A)

```

begin
  for k ← 1 to n do
    Case cs[k,2] of
      R:  $v_k = R_k i_k$  を行列表現 ( $R_k = cs[k,3]$ )
      L:  $i_k = s_k(t)/L_k$  を行列表現
          (ただし  $s_k(t) = cs[k,8]$ )
      C:  $v_k = q_k(t)/C_k$  を行列表現
          (ただし  $q_k(t) = cs[k,8]$ )
      M:  $v_k = (a_k w_k(t) + b_k) i_k$  を行列表現
          ( $cs[k,3] \sim cs[k,5]$ , および  $cs[k,8]$  から)
    +: begin
      回路  $k$  を構成している素子または
      部分回路を  $p_1, p_2, \dots, p_r$  とすると
       $v_k = v_{p_j} (j=1, 2, \dots, r)$  を行列表現する;
       $i_k = i_{p_1} + i_{p_2} + \dots + i_{p_r}$  を行列表現する
    end
    *: begin
      回路  $k$  を構成している素子または
      部分回路を  $p_1, p_2, \dots, p_r$  とすると
       $i_k = i_{p_j} (j=1, 2, \dots, r)$  を行列表現する;
       $v_k = v_{p_1} + v_{p_2} + \dots + v_{p_r}$  を行列表現する
    end
  end
end.

```

なお、 $v(t) = v_n(t)$ は現在の時間 t が決まれば、 $v(t)$ という関数が入力として与えられているから具体的な数値が決まる。そして方程式 (A) は必ず $(2n-1)$ 個の、 $(2n-1)$ 元連立 1 次方程式が構成できること、それが必ず唯一の解を持つことが証明される (証明略)。

2.4 状態の更新

ある時刻 t において素子 k に電圧 v_k がかかり、電流 i_k が流れると、それにしたがって抵抗以外の各素子の状態が変化する。

各素子の状態変化の計算 (すなわち $s_k(t+dt)$, $q_k(t+dt)$, $w_k(t+dt)$ の計算)、および状態の更新は次のアルゴリズムにより、Table1 の「状態」欄を書き換えることにより行うことができる。

Algorithm3 Algorithm for renewal of the states

```

begin
  for k ← 1 to n do
    Case cs[k,2] of
      R: /** 何もしない**
      L:  $s_k(t) \leftarrow s_k(t) + v_k * dt$ 
      C:  $q_k(t) \leftarrow q_k(t) + i_k * dt$ 
      M: begin
         $w_k(t) \leftarrow w_k(t) + c_k * i_k * dt$ ;
        if  $w_k(t) > D_k$  then  $w_k(t) \leftarrow D_k$ ;
        if  $w_k(t) < 0$  then  $w_k(t) \leftarrow 0$ 
      end
    +: /** 何もしない**
    *: /** 何もしない**
  end
end.

```

今回示すアルゴリズムは簡潔に説明するため、状態の更新で、積分を計算する部分は長方形近似で行い、また (3') の微分方程式により $w_k(t+dt)$ を計算する部分は Euler 法を用いているが、それぞれ台形近似、Runge-Kutta 法による近似の方が正確になる。

3. いくつかの解析結果

以上で構成したアルゴリズムを用いて、いくつかの回路について解析した結果を示す。

なお、プログラムは Windows7 上で動作する Delphi2010 により実現した。

Fig.4 は Fig.2 の回路に対して素子定数を決定し、 $v(t)$ を正弦波とした場合の結果である。

また一例として、メモリスタ 4 個からなる Fig.5 の回路の解析結果を Fig.6 に示す。これは文献 (6) で

も解析されているが、同じ結果が出力されており、プログラムが正しく構成されていることが確認できる例である。

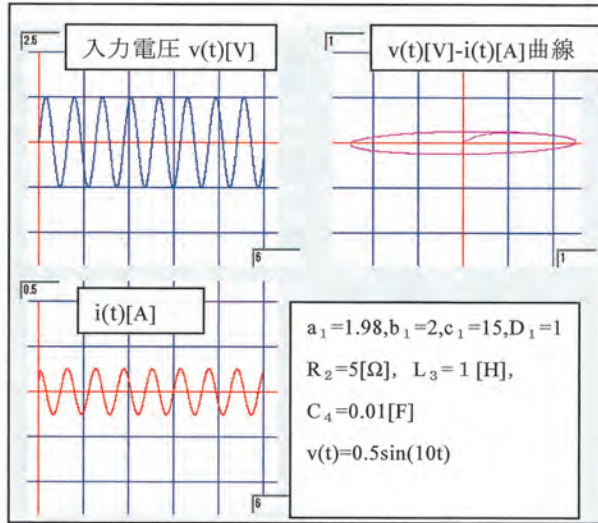


Fig.4 The result of an analysis of the circuit in Fig.2

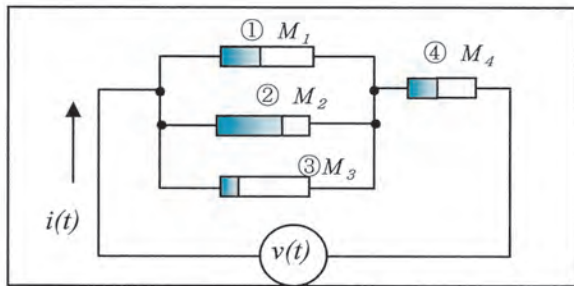


Fig.5 A circuit which consists of 4 memristors

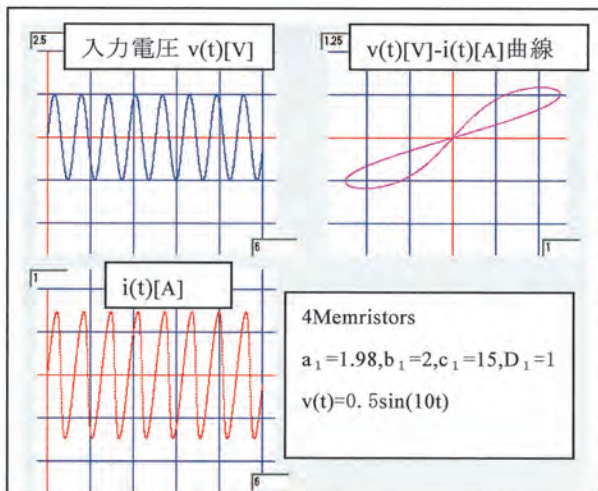


Fig.6 The result of an analysis of the circuit in Fig.5

4. 結言および今後の課題

R,L,C,Mを接続して得られる2端子回路の解析アルゴリズムを設計し、実際にDelphi2010により解析プログラムを実現した。そしていくつかの回路の動作解析を行ってみた。

今後の課題としては、

- (4.1) メムリスタを用いて様々な応用回路（不揮発性メモリ等）を設計すること
- (4.2) またそのような回路を設計する際、本解析プログラムを用いてその動作を確認するためのシミュレータを開発すること
- (4.3) 本プログラムを拡張して、一般的なメムリスタ（(1)(2)式）を含む回路の動作解析アルゴリズムを構築すること
等があげられる。

文献

- 1) D.B.Strukov, G.S.Snider,D.R.Stewart,R.S.Williams, The missing memristor found,,Nature Vol453, pp80-83,2008
- 2) F.Y.Wang,, Memristor for introductory physics, Cornell University Library arXiv0808.0286v1, 2008(<http://arxiv.org/abs/0808.0286>)
- 3) R.S.Williams, How We Found the Missing Memristor,,IEEE Spectrum,2008 (<http://www.spectrum.ieee.org/print/7024>)
- 4) L.O.Chua ,Memristor—the missing circuit element , IEEE Trans. Circuit Theory 18,No.5,pp507-519,1971
- 5) パナソニックプレスリリース <http://panasonic.co.jp/corp/news/official.data/data.dir/jn100624-3/jn100624-3.html>
- 6) 大槻正伸,渡辺秀行,國分啓徳,メムリスタを接続して構成される回路の動作の解析について,福島高専研究紀要第50号,pp43-48,2009
- 7) メムリスタに関する国際シンポジウム動画 <http://www.youtube.com/watch?v=QFdDPzcZwbs>